

▶ (54) 명칭(Title)

DIGITAL SIGNAL RECORDING METHOD AND REPRODUCING METHOD

▶ (19)(13) 구분

● JP A ▶ 국가별 특허문현코드

▶ (11) 공개번호(Pub.No.)/ 일자

1998269698 (1998.10.09)

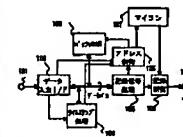
▶ (21) 출원번호(Appl.No.)/ 일자

1997067714 (1997.03.21)

▶ (51) 국제특허분류(Int. Cl.)

G11B 20/10; H04N 5/92

▶ (51) IPC INDEX

대표도
(Representative Drawing)

PROBLEM TO BE SOLVED: To obtain the signal recording method to be even applicable to the case of an excess of a fluctuation width of a buffer caused by a data error by detecting it that a time from receiving a digital signal to recording this signal on a recording medium becomes longer than a prescribed time and controlling the recording signal.

SOLUTION: In a data input I/F circuit 102, packet input timing for generating time information with internal timing is outputted to a time stamp processing circuit 104, and a packet data is outputted to a data bus. At this time, the input is converted into a data in a word form corresponding to a data bus width of a buffer RAM 103, and write timing synchronized with this data is generated and outputted to an address control circuit 105. In a recording signal processing circuit 106, the written packet data is read out, while its reading timing is outputted to the address control circuit 105, and an error correcting code is generated and added to the data. In the address control circuit 105, an excess of timing difference is detected, so as to control the recording signal. **COPYRIGHT:** (C)1998,JPO

▶ (57) 요약(Abstract)

▼ 세부항목 숨기기 설정

※ 아래 항목 중 불필요한 항목이 있으시면 "세부항목숨기기 설정"을 이용하시기 바랍니다.

▶ (71) 출원인(Applicant)

HITACHI LTD

▶ (72) 발명자(Inventors)

SAITO SEIICHI

TACHIBANA HIROAKI

YOSHIZAWA KAZUHIKO

OKAMOTO HIROO

OBARA YASUNARI

▶ (30) 우선권번호(Priority No.)/ 일자

(51) Int.Cl.⁶
G 11 B 20/10
H 04 N 5/92

識別記号
3 0 1
G 11 B 20/10
H 04 N 5/92

F I
3 0 1 Z
H

審査請求 未請求 請求項の数7 O.L (全10頁)

(21)出願番号 特願平9-67714

(22)出願日 平成9年(1997)3月21日

(71)出願人 000005108

株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地(72)発明者 斎藤 清一
神奈川県横浜市戸塚区吉田町292番地株式会社日立製作所映像情報メディア事業部内(72)発明者 橋 浩昭
茨城県ひたちなか市稻田1410番地株式会社日立製作所映像情報メディア事業部内(72)発明者 吉澤 和彦
神奈川県横浜市戸塚区吉田町292番地株式会社日立製作所映像情報メディア事業部内

(74)代理人 弁理士 小川 勝男

最終頁に続く

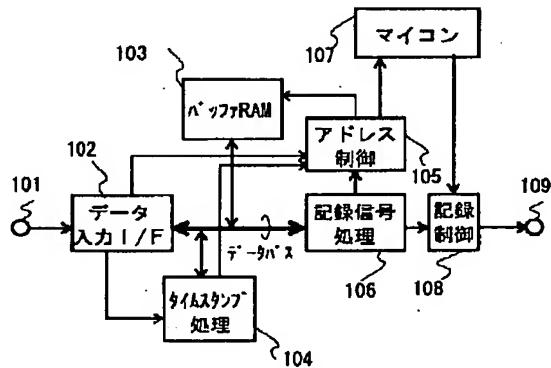
(54)【発明の名称】 デジタル信号記録方法及び再生方法

(57)【要約】

【課題】デジタル放送から送られてくる、圧縮した映像信号や音声信号のデータレートは、変動する。この変動幅にある程度対応できる様にバッファを設けるが、バッファの変動幅を超える場合が考えられる。本発明の目的は、上記のような問題の発生を検出し、これに対応可能なデジタル信号記録方法及び再生方法を提供することにある。

【解決手段】デジタル信号を受信してから、記録媒体上に記録される迄の時間が、所定の時間より大きくなつたことを検出し、記録信号の制御を行うことにより達成できる。また、デジタル信号を再生してから、出力する迄の時間が、所定の時間範囲外になつたことを検出し、出力信号の制御を行うことにより達成できる。

図1



【特許請求の範囲】

【請求項1】所定バイト数のパケット形式で伝送されるデジタル信号を受信し、バッファに書き込み、一定のレートで読み出して記録データを生成し、記録媒体上に記録するデジタル信号記録方法において、

前記デジタル信号が、受信してから前記記録データを生成する迄の時間が、所定の時間より長くなつたことを検出し、結果を出力することを特徴とするデジタル信号記録方法。

【請求項2】前記デジタル信号が、受信してから前記記録データを生成する迄の時間が、前記所定の時間より大きくなつたことを記録中に検出した場合、記録を停止する制御を行うことを特徴とする請求項1に記載のデジタル信号記録方法。

【請求項3】前記デジタル信号が、受信してから前記記録データを生成する迄の時間が、前記所定の時間より大きくなつたことを、前記バッファの書き込みアドレスと書き込んだ時間から検出することを特徴とする請求項1に記載のデジタル信号記録方法。

【請求項4】前記デジタル信号が、受信してから前記記録データを生成する迄の時間が、前記所定の時間より長くなることの検出を、記録を停止した状態で行うことを特徴とする請求項1に記載のデジタル信号記録方法。

【請求項5】所定バイト数のパケット形式で伝送されるデジタル信号を受信し、バッファに書き込み、一定のレートで読み出してトラック単位の記録データを生成し、記録媒体上に記録するデジタル信号記録方法において、

前記デジタル信号を受信した時点の前記トラック位置から、前記デジタル信号を書き込んだ、前記バッファ上の前記トラック位置迄の距離が、所定の距離より長くなつたことを検出し、結果を出力することを特徴とするデジタル信号記録方法。

【請求項6】記録媒体上に記録された時間情報とパケット形式のデジタル信号を、再生してバッファに書き込み、内部クロックで生成する内部時間情報と前記時間情報に基づいて前記デジタル信号を前記バッファから読み出し、パケット形式の前記デジタル信号を出力するデジタル信号再生方法において、

前記デジタル信号を再生してから、パケット形式の前記デジタル信号を出力する迄の時間が、所定の時間範囲外になつたことを検出し、結果を出力することを特徴とするデジタル信号再生方法。

【請求項7】前記デジタル信号が、再生してから、バッファから読みだし出力する迄の時間が、所定の時間範囲外になつたことを検出した場合、前記デジタル信号の出力を停止する制御を行うことを特徴とする請求項6に記載のデジタル信号再生方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、デジタル映像信号を記録再生するデジタル信号記録方法及び再生方法に関し、特にデジタル圧縮映像信号を記録するデジタル信号記録方法及び再生方法に関するものである。

【0002】

【従来の技術】日経エレクトロニクス 1996. 9. 2 (n o. 669) 149頁から164頁に記載のように、衛星を用いたデジタル放送が実用化されている。この技術に記載のように、送信側では、圧縮した映像信号や音声信号をパケット形式のデジタル信号に変換し、これを複数チャンネル多重して送信する。受信側では、選局したチャンネルのパケットのみを選択して映像信号や音声信号の伸長を行うことにより、高品質で多チャンネルの番組サービスを実現している。

【0003】本発明は、受信側で選択されたパケット形式のデジタル信号を記録媒体に記録再生すること目的としており、従来、このような技術は無かった。

【0004】

【発明が解決しようとする課題】記録媒体として、例えばVTRに記録再生する場合、記録レートは一定のレートにする必要があるが、これに対して、上記記載の従来の技術のように、受信側で選択したパケットは、圧縮した映像信号なのでデータレートは任意であり、チャンネルや同じチャンネルでも番組内容によって異なっており、しかも時分割されて送られてくるために一時的に変動する可能性がある。この変動幅にある程度対応できる様にバッファを設けてシステムを設計したとしても、圧縮した信号のデータレートが任意であるために完全に対応することは不可能である。

【0005】さらに、再生に於いては、別のシステムで記録された記録媒体や、データ誤りによる誤動作によってバッファの変動幅を超える場合が考えられる。

【0006】本発明の目的は、上記のような問題の発生を検出し、これに対応可能なデジタル信号記録方法及び再生方法を提供することにある。

【0007】

【課題を解決するための手段】上記目的は、デジタル信号を受信してから、記録媒体上に記録される迄の時間が、所定の時間より大きくなつたことを検出し、記録信号の制御を行う記録制御することにより達成できる。

【0008】また、他の実施例において、デジタル信号を再生してから、出力する迄の時間が、所定の時間範囲より大きくなつたことを検出し、記録信号の制御を行うことにより達成できる。

【0009】

【発明の実施の形態】以下、本発明の一実施例を図を用いて説明する。

【0010】まず、実施例1について説明する。図1は本発明のデジタル信号記録方法を適用したデジタル信号記録装置の構成例である。図1において、101は

(3)

デジタル信号入力端子、102はデータ入力I/F回路、103はバッファRAM、104はタイムスタンプ処理回路、105はアドレス制御回路、106は記録信号処理回路、107はマイコン、108は記録制御回路、109は記録データ出力端子である。

【0011】まず、デジタル信号入力端子101に入力される信号の形態について図2を用いて説明する。図2において、200はパケット、201は時間情報、202は制御情報を示している。図2(a)が、圧縮された映像信号や音声信号または情報信号がまとめられているパケット形式のデジタル信号でパケットデータ200である。パケットの長さはデジタル放送の形態により異なり、例えば188バイト、あるいは140バイトで送られてくる。パケットの構成もデジタル放送の形態により異なり、例えば図2(b)のように、パケットデータ200の先頭に4バイトのヘッダーを設け、時間情報201と制御情報202を附加して送られる場合がある。時間情報201にはパケットデータ200が送られてくるタイミングが書き込まれており、図2(b)のように時間情報201が附加されてくる場合は、このままパケットデータ200と共に時間情報201を記録する。再生時はこれを基準にパケットデータ200を出力することによって、記録時のパケットの時間間隔を再現することが出来る。図2(a)のように時間情報201が付加されていないパケットが入力された場合は、内部で生成したタイミングで時間情報を生成して図2(b)のような構成に変換して記録する。

【0012】次に、図1の動作について説明する。デジタル信号入力端子101から入力された図2(a)に示すようなパケットデータ200は、データ入力I/F回路102に入力される。データ入力I/F回路102では、内部のタイミングで時間情報を生成するためのパケット入力タイミングをタイムスタンプ処理回路104に出力し、パケットデータをバッファRAM103のデータバス幅に対応したワード形式のデータに変換してデータをデータバスに出力し、データに同期した書き込みタイミングを生成してアドレス制御回路105に出力する。タイムスタンプ処理回路104では、パケット入力タイミングに基づいて時間情報を生成しデータバスに出力し、時間情報書き込みタイミングをアドレス制御回路105に出力して、バッファRAM103の対応するパケットのアドレスに時間情報を書き込んでいる。記録信号処理回路106では、書き込まれたパケットのデータを読み出しタイミングをアドレス制御回路105に出力しながら読みだし、誤り訂正符号を生成してデータに付加し、一定レートの記録データを生成して記録制御回路108に出力する。記録制御回路108ではマイコン107の制御に従い、記録データの制御を行い、ここでは図示していないが記録媒体に出力する。ここで、アドレス制御回路105の動作について図3を用いて説明する。

図3で、301はアドレス出力端子、302は超過検出フラグ出力端子、303は切替回路。304は差分超過検出回路、305書き込みアドレス生成回路、306は読み出しアドレス生成回路、307は時間情報書き込みタイミング入力端子、308は書き込みタイミング入力端子、309は読み出しタイミング入力端子である。書き込みタイミング入力端子308からのタイミング信号で書き込みアドレス生成回路305はカウントアップし、バッファRAM103の書き込みアドレスと書き込みタイミングを生成する。また、読み出しタイミング入力端子309からのタイミング信号で読み出しアドレス生成回路306はカウントアップし、バッファRAM103の読み出しアドレスを生成する。バッファRAM103の読み出しと書き込みの切替は切替回路303で行い、書き込みアドレス生成回路305で生成したタイミングを用いて切り替え、バッファRAM103のアドレスをアドレス出力端子301から出力する。差分超過検出回路304では、書き込みアドレスと読み出しアドレスの差分を常にモニターして、一定の値以内になっているかを監視し、一定の値以上になった時に超過検出フラグを超過検出フラグ出力端子302から出力する。図4が差分超過検出回路304の動作を示したタイミング図である。図4(a)が書き込みアドレスと読み出しアドレスの関係を示したもので、横軸が時間、縦軸がアドレスを示している。また、図4(b)はパケットの入力タイミングを表している。書き込みアドレスはパケットの入力毎にカウントアップして行き、パケットの間隔が狭くなるほど、つまり入力するデータレートが高くなるほど読み出しアドレスから離れて行くのに対し、読み出しアドレスは一定レートで読み出されるので単調にカウントアップして行く。つまり、書き込みアドレスと読み出しアドレスの差分が、そのままパケットが入力してから読み出されるまでの時間差を表すことになる。この時間差は、バッファRAM103の容量を規定することになり、記録再生装置の互換性を考慮すると一定の値にすることが必要である。一定の値にしなければ、記録再生装置によって記録できたり出来なかったり、また、別の記録装置で記録されたものが再生できないという問題が生じる。また、バッファRAM103の容量以上の時間差となったときは、以前書き込んだデータを破壊することになるので、誤った記録データが記録されることになり、記録データの出力を止める必要がある。

【0013】なお、本実施例では、バッファの書き込み/読み出しアドレスの差分を求めることにより、記録されるまでの時間を検出したが、例えば、読み出しアドレスの以外にも、一定周期でカウントするカウンタの値と書き込みアドレスを比較することでも検出できる。また、パケットデータと共に記録する時間情報と書き込みアドレスを比較することでも検出できる。この様に、書き込みアドレスとアクセスした時間を比較することで時間差を検出

できる。

【0014】次に、マイコン107の制御について図5のフローチャートを用いて説明する。図5は、記録開始からのフローを示したもので、ステップ501で書込み／読み出しアドレスの初期化などの記録開始処理を行い、ステップ502で記録処理を行い記録動作を開始する。ステップ503でアドレスの差分の確認処理を行い、ステップ504で差分超過を検出したかどうかの判断を行い、検出しない場合は記録処理を継続し、検出した場合はステップ505で記録中止処理を行う。記録中止処理では、例えば記録制御回路108で記録データをゲートし、記録データの出力を止める処理を行う。あるいは、差分の超過検出が一時的なものであることを想定して、図5の点線のようにステップ501の記録開始処理に戻って記録を再開するようにし、これを何度も繰り返した後に記録データを止めるようにしてもよい。また、これらの処理を実施例ではマイコンで行っているが、ハードウェア的に行ってもよい。

【0015】次に、以上述べたデジタル信号記録装置で記録したデジタル信号の再生処理について説明する。図6は本発明のデジタル信号方法を適用したデジタル信号再生装置の構成例である。図6において、601はデジタル信号出力端子、602はデータ出力I／F回路、603はバッファRAM、604はタイムスタンプ処理回路、605はアドレス制御回路、606は再生信号処理回路、607はマイコン、609は再生データ入力端子である。再生データ入力端子609から入力された再生データは、再生信号処理回路606で誤り訂正処理を行ってデータをデータバスに出力し、書込みタイミングをアドレス制御回路605に出力して誤り訂正処理したデータをバッファRAM603に書き込む。バッファRAM603に書き込まれたデータの読み出しさは、まず、マイコン607から出力開始フラグをアドレス制御回路605に出力し、アドレス制御回路605で時間情報の書き込まれているアドレスをバッファRAM603に出力し、そのタイミング信号をタイムスタンプ処理回路604に出力する。タイムスタンプ処理回路604では、アドレス制御回路605からのタイミング信号によりバッファRAM603から出力した時間情報をデータバスから取り込み、時間情報と内部時間情報の比較を行い一致を検出したらタイミングをデータ出力I／F回路602に出力し、データ出力I／F回路602から読みだしタイミング信号をアドレス制御回路605に出力して、バッファRAM603から出力したデータをデータバスから取り込み基のパケットデータ200を出力する。パケットデータ200の出力が終わったら再び次のパケットの時間情報を読み出し、次のパケットの読み出しに備える。

【0016】次に、アドレス制御回路605の動作について図7を用いて説明する。図7で、701はアドレス

出力端子、702は超過検出フラグ出力端子、703は切替回路、704は差分範囲超過検出回路、705書込みアドレス生成回路、706は読み出しアドレス生成回路、707は出力開始制御信号入力端子、708は読み出しタイミング入力端子、709は書込みタイミング入力端子である。再生装置のアドレス制御回路605の基本動作は、記録装置のアドレス制御回路105とほぼ同様であり、読み出しタイミング信号を入力した読み出しアドレス生成回路706と書込みタイミング信号を入力した書込みアドレス生成回路705でそれぞれ読み出しアドレス、書込みアドレスを生成し、書込みアドレスのタイミングで切替回路703を制御してアドレスを出力する。読み出しの開始は、出力開始制御信号入力端子707から読み出しアドレス生成回路706に入力される出力開始制御信号を許可信号として、時間情報が書き込まれているアドレスを生成して読み出し動作を開始する。生成した読み出しアドレスと書込みアドレスは、差分範囲超過検出回路704に入力されて差分が一定の範囲内に入っているかの確認を行う。図8は、この確認動作を説明するタイミング図である。図8(a)は、書込みアドレスと読み出しアドレスの関係を示したもので、横軸が時間、縦軸がアドレス、太点線が書込みアドレス、実線の折れ線が読み出しアドレス、細点線がバッファRAMで記憶している記憶保持範囲を示している。また、図8(b)はパケット間隔が短い場合の出力タイミング、図8(c)はパケット間隔が長い場合の出力タイミングを表している。図8(a)の折れ線で示した読み出しアドレスの平坦な部分は、パケットの時間情報と内部時間情報の比較を行い、出力タイミングまで出力を待機している部分で、右上がりの部分がパケットを出力している部分である。書込みアドレスと記憶保持範囲は、書き込む速度より読み出す速度が速いので、少なくとも1パケットを書き込む時間の時間差で最小値が決まり、バッファRAMの容量で最大値が決まる。図8(b)のように出力までの待機が短く、次々にパケットが出力される場合は書込みアドレスに接近してきて、書込みアドレスと読み出しアドレスの差分が小さくなり、書込んでから読み出すまでの時間も短くなる。図8(a)の白四角で示す記憶保持範囲の境界が時間差の最小値となる。この境界を超えた場合、パケットの読み出しを開始した場合、書き込む速度より読み出す速度が速いので、書込みアドレスを追い越してしまい、誤ったデータを出力してしまう。逆に図8(c)のように出力までの待機が長く、パケットがなかなか出力されない場合、書込みアドレスと読み出しアドレスの差分が大きくなり、書込んでから読み出すまでの時間も長くなる。図8(a)の黒四角で示す記憶保持範囲の境界が時間差の最大値となる。この境界を超えた場合、バッファRAMの容量を超えることになるので、書込みアドレスに食い込み、誤ったデータを出力してしまう。以上のように、データ出力中は

差分が最小値から最大値迄の範囲内にあることが必要である。差分範囲超過検出回路 704 では、アドレスの差分範囲を確認し、差分が範囲外になった場合は超過検出フラグをマイコン 607 に出力する。このとき差分範囲は余裕を持たせて、検出しても誤ったデータを出力しない様にする。次に、超過検出フラグをマイコン 607 で検出したときの動作について図 9 のフローチャートを用いて説明する。基本動作は記録のときと同様である。ステップ 901 でデータの出力開始処理を行い、書き込み、読み出しアドレスの初期化や、出力開始フラグの出力をを行い、ステップ 902 でデータの出力を開始し、それと同時にステップ 903 でアドレスの差分の確認処理を始める。ステップ 904 で差分範囲超過を検出したかどうかの判断を行い、検出しない場合は出力処理を継続し、検出した場合はステップ 905 で出力中止処理を行う。出力中止処理では、データ出力 I/F 回路 602 でパケットデータの出力を止める処理を行う。例えばデータ出力 I/F 回路 602 で出力するパケットデータをゲートし、パケットデータの出力を止める処理を行う。あるいは、パケットデータの出力をゲートしないで、タイムスタンプ処理回路 604 からの出力タイミング信号をゲートすることで、パケットの出力を止めてよい。また、差分の超過検出が一時的なものであることを想定して、図 5 の点線のようにステップ 901 の出力開始処理に戻つて出力を再開するようにし、これを何度も繰り返した後にパケットデータを止めるようにしてもよい。また、これらの処理を実施例ではマイコンで行っているが、ハードウェア的に行ってよい。

【0017】なお、本実施例では、バッファの書き込み／読み出しアドレスの差分を求めるこことにより、記録されるまでの時間を検出したが、例えば、書き込みアドレスの以外にも、一定周期でカウントするカウンタの値と読み出しアドレスを比較することでも検出できる。また、パケットデータと共に記録する時間情報と読み出しアドレスを比較することでも検出できる。この様に、読み出しアドレスとアクセスした時間を比較することで時間差を検出できる。

【0018】次に、本発明のデジタル信号記録方法及び再生方法を適用したところの、アナログ信号の記録再生と共に用いたデジタル信号記録再生装置に応用した実施例について説明する。実施例 2 はデジタルとアナログの記録再生を共用したもので、同じ磁気テープにデジタルとアナログの記録を混在することも可能である。図 10 は本発明のデジタル信号記録再生装置の構成例である。図 10 において、1001 はデータ入出力端子、1002 はバッファ RAM、1003 は記録再生信号処理回路、1004 はマイコン、1005 はデジタル記録制御回路、1006 はサーボ回路、1007 はキャプスタン、1008 は磁気テープ、1009 はシリンド、1010 はアナログ記録制御回路、1011 はアナロ

グ信号記録再生回路、1012 はアナログ入出力端子、1013 はアドレス制御回路である。データバス I/F 回路 001 は、実施例 1 のデータバス入力 I/F 回路 102 とデータバス出力 I/F 回路 602 とタイムスタンプ処理回路 104 と 604 を共用したものであり、アドレス制御回路 1013 や記録再生信号処理回路 1003 も記録と再生処理を共用したもので、実施例 1 と同様な動作である。また、バッファ RAM 1002 は、シリンド 1009 を用いて磁気テープ 1008 に記録再生する装置であることから、1 トラック分の容量を保持している。次に動作について説明する。ここでは、アドレス制御回路 1013 からマイコン 1004 に出力される差分超過フラグは、トラックと同じ一定周期で回るカウンタを用いて検出している。図 11 が、記録時の基本動作を説明するタイミング図である。図 11 (a) が記録時に入力するパケットを示し、下の数字がトラック周期のカウンタで入力時の時間を示している。図 11 (b) はバッファに書き込まれるアドレス位置を示しており、下の数字がアドレスを示している。また、点線の四角で示したのがサーチデータを書き込む位置であり、サーチデータは高速再生用のデータで、入力されたパケットは直接ここには書き込まないので、バッファの容量が実質少くなることになる。図 11 (a) で入力されたパケットは、矢印に従って図 11 (b) のアドレス位置に書き込まれる。つまり、図 11 (a) のカウント値 0 のタイミングで入力されたパケットは、この時既にデータが詰まっている、同じトラックのアドレス 9 の位置に書き込まれる。この様に、順番にパケットが書き込まれて行き、図 11 (a) の左上がり斜線のパケットがカウント値 6 のタイミングで入力された時、次のトラックのアドレス 7 の位置までずれて書き込まれることになる。これは、1 トラック以上の離れた位置に読み出されることを示しており、図 11 (c) の記録データとして出力している位置なので誤った記録データを出力することになる。実際には、検出する値を 1 トラック以下にし、誤った記録データが出力されない様にする。以上の様に、入力タイミングと書き込みアドレス位置から、バッファ容量の超過を検出することが出来る。書き込まれたデータは、1 トラックの時間で記録再生信号処理回路 1003 で誤り訂正符号の生成等を行い、図 11 (c) の記録データとして出力する。次に、アドレス制御回路 1013 からマイコン 1004 に出力される差分超過フラグと、マイコン 1004 から出力される出力制御信号と記録制御信号について説明する。デジタル記録時に、アドレス制御回路 1013 からの差分超過フラグをマイコン 1004 が検出した場合は、マイコン 1004 からデジタル記録制御回路 1005 にデジタル記録制御信号を出力して、デジタル記録制御回路 1005 でデジタル記録データをゲートし、記録データの出力を止める処理を行う。次に差分超過フラグ検出が一時的なものであること

を想定して、記録を再開するようにし、これを何度か繰り返した後に記録データを止めるようとする。この後、アナログ記録制御信号をアナログ記録制御回路1011に出力して、アナログ信号を記録するようにしてもよい。ここで、これらの確認処理をディジタル記録制御信号で記録データを止めたまま行い、差分超過フラグをマイコン1004で一定時間監視して、記録可能なデータレートであるかを判断し、可能な場合に上記の記録動作を行うようにしてもよい。また、記録不可能な場合はディジタル記録のモードにしないようにするなどの制御を行う。

【0019】次に、再生時の動作について説明する。再生時は記録可能なパケットが記録されたことになるので、基本的には差分の超過は有り得ないが、再生時の訂正不可能な誤りなどに起因して差分範囲が超過することが考えられる。また、差分範囲に関しては実施例1で説明したように、余裕を持たせ、フラグを検出した時点で誤ったデータが出力されない様にする。ここでは再生時でも、アドレス制御回路1013からマイコン1004に出力される差分超過フラグは、トラックと同じ一定周期で回るカウンタを用いて検出している。図12が、再生時の基本動作を説明するタイミング図である。図12(a)が再生時の再生データを示し、点線の四角で示したのがサーチデータが書き込まれた位置である。図12(b)はバッファに書き込まれるアドレス位置を示しており、下の数字がアドレスを示している。図12(c)は、パケットの出力タイミングを示し、下の数字がトラック周期のカウンタで出力の時間を示している。図12(a)で再生された再生データは、矢印に従って図12(b)のアドレス位置に書き込まれる。つまり、図12(a)の再生された左端の再生データは、記録再生信号処理回路1003で1トラックの処理時間で誤り訂正処理し、次のトラックの同じアドレス位置に書き込まれる。読み出しでは、図では既にバッファの容量が少なくなっている状態で、図12(c)ではパケットの時間情報の関係でカウント値3のタイミングで出力される。この様に、順番にパケットが出力されて行き、図12(a)の右上がり斜線のパケットが再生された時、次のトラックのアドレス9の位置に書き込まれるが、パケットの時間情報の関係でカウント値8のタイミングで出力されるとすると、アドレス9にはパケットがまだ書き込まれていない状態で、バッファの容量が無くなつて1トラック以上離れた位置で出力されることを示している。また、図12(a)の左上がり斜線のパケットが再生された時、次のトラックのアドレス7の位置に書き込まれるが、パケットの時間情報の関係で更にその次のカウント値8のタイミングで出力されるとすると、アドレス7の位置には既に次のトラックのパケットが書き込まれており、バッファの容量を超過して1トラック以上離れた位置で出力されることを示している。実際には、検出す

る値を1トラック以下にし、誤ったパケットが出力されない様にする。以上のように、読み出しアドレス位置と出力タイミングからバッファ容量超過あるいはバッファ容量無しを検出することが出来る。次に、アドレス制御回路1013からマイコン1004に出力される差分超過フラグと、マイコン1004から出力される出力制御信号と記録制御信号について説明する。ディジタル再生時に、アドレス制御回路1013からの差分超過フラグをマイコン1004が検出した場合は、マイコン1004からデータバスI/F回路001に出力制御信号を出力して、データバスI/F回路001でパケットの出力をゲートして出力を止める処理を行う。再生の場合、データの誤りによって差分超過フラグが検出される場合が多いので、検出が一時的なものであることを想定して、再生を再開するようにし、これを何度も繰り返した後に完全にパケットの出力を止めるようする。この後、磁気テープ1008の走行の制御信号をサーボ回路1006に出力して、磁気テープ1008の停止やイジェクトを実行するようにしてもよい。

【0020】以上のように、記録時において、記録中に番組やチャンネルが変わるなどしてデータレートが記録不可能なレートに変化した時でも差分超過フラグで検出できるので、誤った記録データを記録することがない。また、記録前において、バッファRAMの容量に応じた記録可能なデータレートであるかを差分超過フラグで判断できるので、誤った記録データを記録することができなく、アナログ記録に切り替えるなどの処理が可能になる。また、再生時においては、データの誤りなどに起因してバッファRAMから誤ったデータが出力される前にパケットの出力を止めることが出来る。

【0021】なお、実施例2の記録媒体として磁気テープを用いたが、光ディスクなど他の記録媒体に於いても同様な効果が得られる。また、実施例2は記録再生兼用の装置であるが、もちろん、記録と再生の信号処理が独立していても同様である。

【0022】次に、図13は本実施例のディジタル信号記録再生装置とディジタル放送受信機との接続の例である。002は本実施例のディジタル信号記録再生装置、1101はディジタル放送受信機、1102はアンテナ、1107は受像機である。また、1103はチューナ、1104はプログラム選択回路、1105は復号回路、1106はインターフェース回路である。

【0023】アンテナ1102で受信されたディジタル放送信号は、チューナ1103で復調された後に、プログラム選択回路1104で指定のプログラムのディジタル圧縮映像信号を選択する。選択された圧縮ディジタル映像信号は、復号回路1105で通常の映像信号に復号されて受像機1106に出力される。また、受信信号にスクランブル等の処理が行われているときは、選択回路1104、或は復号回路1105においてそれを解除し

た後に復号処理を行う。デジタル放送受信機1101は、通常の受信時には、受信した信号より、前記圧縮デジタル信号を復調し、この圧縮デジタル信号を復号回路1105により通常の映像信号、及び音声信号に復号してテレビ等の受像機1107に出力する。このデジタル圧縮信号は、通常パケット形式で伝送され、パケットの伝送レートは、放送の内容によって変化する。また、パケットの伝送間隔もエンコード時の処理に応じて変化する。復号回路1105では、このパケット形式のデータの中に含まれている情報、及びパケットの送られてきた間隔よりエンコード時のフレーム周波数を再生して映像信号のデコードを行う。デジタル放送受信機1101からの記録時には、インターフェース回路1106において、図2(a)あるいは(b)に示したパケットデータを出力する。その後、入力端子111から本デジタル信号記録再生装置002に入力され、パケットのデータレートを確認しながら前記説明したような処理を施して記録される。また、記録不可能なデータレートが入力されて差分超過を検出した場合でも、デジタル信号記録再生装置002はアナログ入出力端子612から復号回路1105の出力とも接続されており、アナログ信号の映像信号に切り替えて記録することができる。次に、デジタル信号記録再生装置100で再生された圧縮デジタル映像信号等は、それぞれ記録時と同一のタイミングでデジタル放送受信機1101のインターフェース回路1106に入力される。インターフェース回路1106から出力されたデジタル圧縮信号は、通常の受信時に選択回路1104から出力されるデジタル圧縮信号と同一のタイミングであり、復号回路1105において映像信号、及び音声信号の復号が行われ、受像機1107に出力される。

【0024】なお、前記実施例はデジタル圧縮映像信号を記録再生する場合について、説明を行ったが、他のデジタル信号を記録再生する場合でも同様の効果を得ることができる。

【0025】

【発明の効果】本発明のデジタル信号記録方法及び再生方法によれば、記録時に入力するパケット形式のデジタル信号のデータレートが、記録中に番組やチャンネルが変わるなどして変動し、記録不可能なデータレートになったとしても、これを検出でき、誤った記録データを記録するのを防止できる。また、記録する前に記録可能なデータレートかどうかを確認できるので、誤った記録データを記録することができなく、アナログ記録に切り替えるなどの処理が可能になる。また、再生時に、データの誤りなどに起因して発生するバッファRAMの書き込みアドレスの追い越しや、データが記録保持範囲を超てしまふのを検出できるので、誤ったデータを出力するのを防止できる。

【図面の簡単な説明】

- 【図1】本発明のデジタル信号記録方法を適用したデジタル信号記録装置の1実施例の構成図である。
- 【図2】パケットデータの1例である。
- 【図3】デジタル信号記録装置のアドレス制御回路の1構成例である。
- 【図4】アドレス制御回路の動作を示すタイミング図である。
- 【図5】アドレス制御回路の動作を示すフローである。
- 【図6】本発明のデジタル信号再生方法を適用したデジタル信号再生装置の1実施例の構成図である。
- 【図7】デジタル信号再生装置のアドレス制御回路の1構成例である。
- 【図8】アドレス制御回路の動作を示すタイミング図である。
- 【図9】アドレス制御回路の動作を示すフローである。
- 【図10】本発明のデジタル信号記録方法及び再生方法を適用したデジタル信号記録再生装置の実施例の構成図である。
- 【図11】アドレス制御回路の動作を示すタイミング図である。
- 【図12】アドレス制御回路の動作を示すタイミング図である。
- 【図13】本発明のデジタル信号記録方法及び再生方法を適用したデジタル信号記録再生装置とデジタル放送受信機との接続の1例を示す図である。

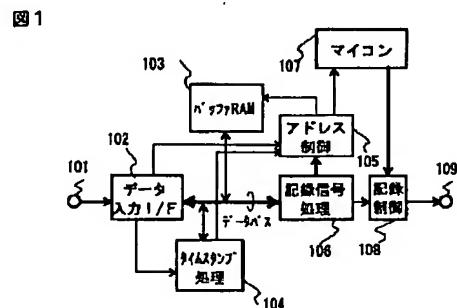
【符号の説明】

- …101…デジタル信号入力端子、102…データ入力I/F回路、103…バッファRAM、104…タイムスタンプ処理回路、105…アドレス制御回路、106…記録信号処理回路、107…マイコン、108…記録制御回路、109…記録データ出力端子、200…パケット、201…時間情報、202…制御情報、601…デジタル信号出力端子、602…データ出力I/F回路、603…バッファRAM、604…タイムスタンプ処理回路、605…アドレス制御回路、606…再生信号処理回路、607…マイコン、609…再生データ入力端子、701…アドレス出力端子、702…超過検出フラグ出力端子、703…切替回路、704…差分範囲超過検出回路、705…書き込みアドレス生成回路、706…読み出しアドレス生成回路、707…出力開始制御信号入力端子、708…読み出しタイミング入力端子、709…書き込みタイミング入力端子、1001…データ入出力端子、1002…バッファRAM、1003…記録再生信号処理回路、1004…マイコン、1005…デジタル記録制御回路、1006…サーボ回路、1007…キャプスタン、1008…磁気テープ、1009…シリンド、1010…アナログ記録制御回路、1011…アナログ信号記録再生回路、1012…アナログ入出力端子、1013…アドレス制御回路、1101…デジタル放送受信機、1102…アンテナ、1107…受

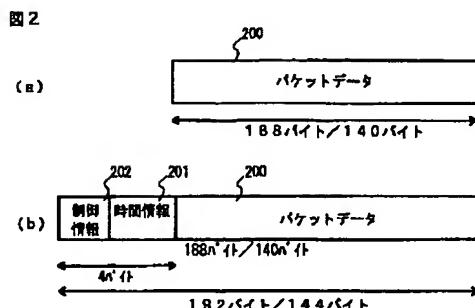
像機である。また、1103…チューナ、1104…プログラム選択回路、1105…復号回路、1106…イ

インターフェース回路。

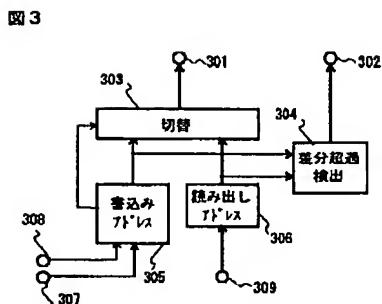
【 1】



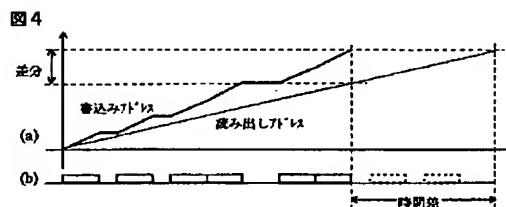
[図2]



(☒ 3)



[图 4]



【图6】

(☒ 5)

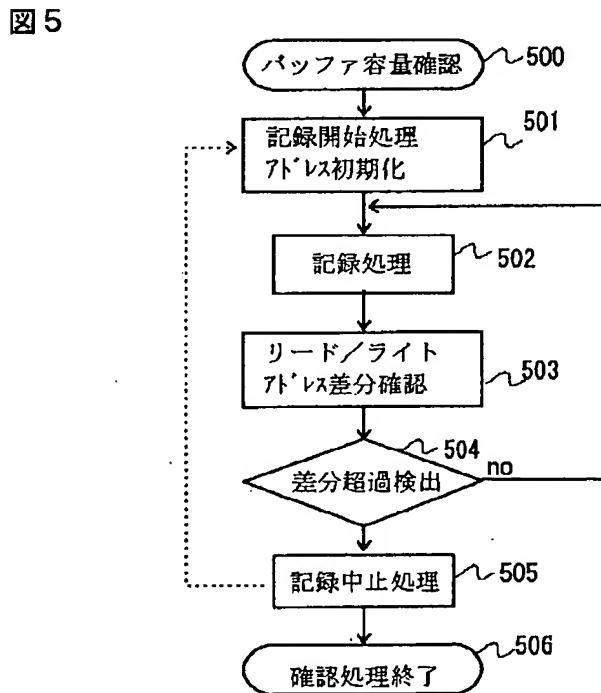
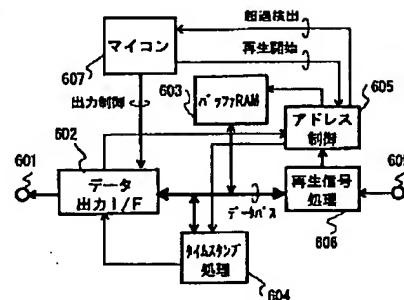
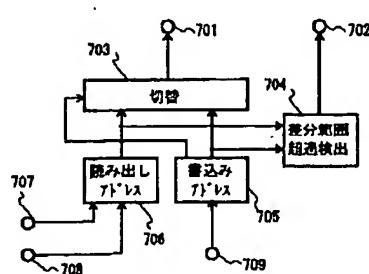


图 6



[图7]

7



【図 8】

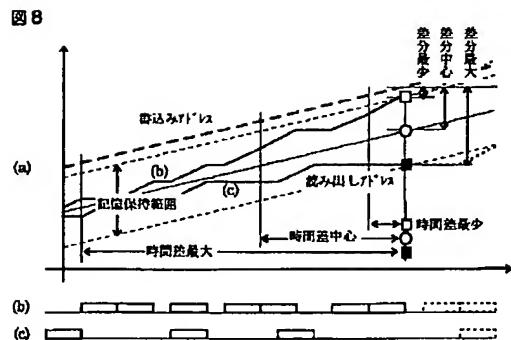
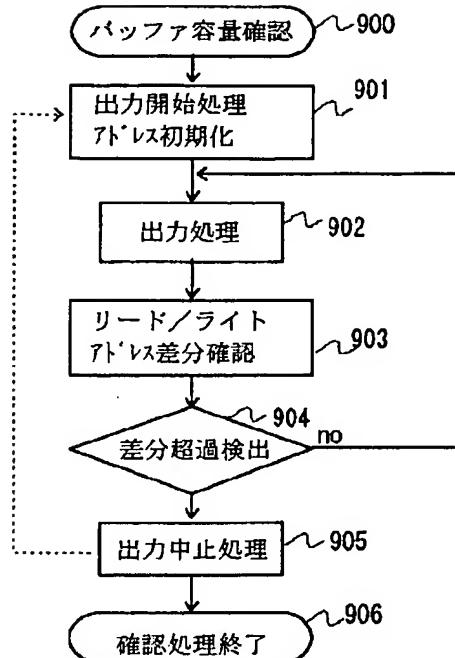
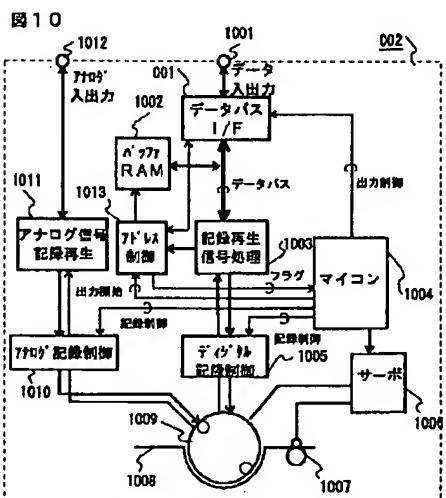


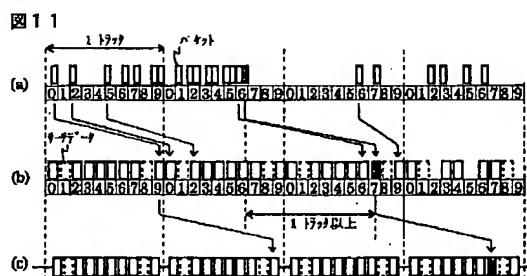
図 9



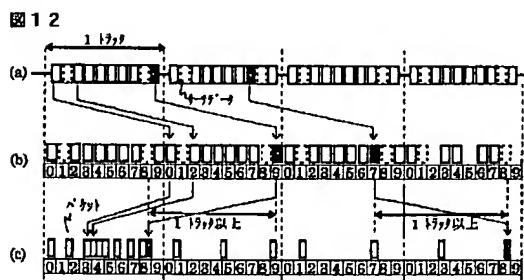
【図 10】



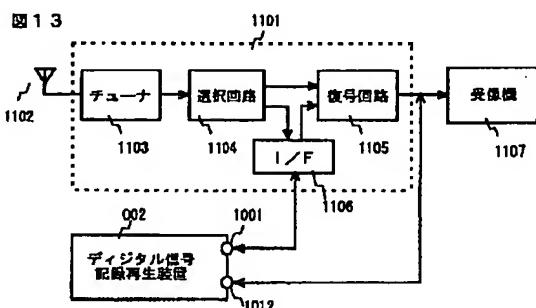
【図 11】



【図 12】



【図 13】



フロントページの続き

(72)発明者 岡本 宏夫

神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所映像情報メディア事業部内

(72)発明者 小原 康徳

茨城県ひたちなか市稲田1410番地株式会社
日立製作所映像情報メディア事業部内